

**400G QSFP-DD 10KM
多通道光收发模块**

SF517A-LC-10KM

产品彩页

深圳市丰润达科技有限公司

产品简介:

SF517A-LC-10KM 是面向 400GE 链路的高性能解决方案，在单模光纤（SMF）上最远可传输 10 km/6 km。它符合 100G Lambda MSA 规范，将 8 路 26.5625GBd PAM4 电通道合并为 4 路 53.125 GBd PAM4 光通道，并兼容

400G-LR4-10 与 IEEE 400GBASE-LR4-6。凭借 CIG 先进的发射与接收设计——采用制冷型 EA-

DFB 激光器（波长均为 CWDM 1.3 μm ）以及 4 个 PIN 光电二极管，配合

非气密 COB 封装，从而实现优异的性能与可靠性。4 路光发射与接收通道经 LC 连接器波分复用（WDM）到一对光纤上。



主要特性:

符合 400G-LR4-10 / 400GBASE-LR4-6 的 4 路 53.125 GBd PAM4 | 符合 400GAUI-8 的 8 路 26.5625 GBd PAM4 | 符合 QSFP-DD MSA | LC 连接器 | 符合 CMIS 4.0 | EEPROM 可重写 | 低功耗 | 在 0 至 70°C 温度范围内功耗低于 10W

绝对最大额定值:

参数	符号	最小值	最大值	单位
存储温度	Ts	-40	85	°C
外壳工作温度	Top	0	70	°C
相对湿度 (无冷凝)	RH	-	85	%
供电电压	Vcc	0	3.6	V
每通道接收器损伤阈值	PRdmg	-	+7.1	dBm

推荐工作条件:

参数	符号	最小值	最大值	单位
工作壳温	Top	0	70	°C
相对湿度 (无冷凝)	RH	5	85	%
供电电压	Vcc	3.135	3.465	V
总功耗	Pc	-	8	W
瞬态峰值电流	Icc_ip_4	-	3200	mA
持续峰值电流	Icc-sp_4	-	2640.3	mA
供电电流	Icc-4	-	2551.8	mA

参数	符号	最小值	典型值	最大值	单位
每通道数据速率	DR	-100ppm	26.5625	100ppm	GBd
交流共模输出电压 (RMS)	-	-	-	17.5	mV

差分输出峰峰值电压	-	-	-	900	mV
近端 ESMW（眼图对称掩模宽度）	-	0.265	-	-	UI
近端差分眼高	-	70	-	-	mV
远端 ESMW（眼图对称掩模宽度）	-	0.2	-	-	UI
远端差分眼高	-	30	-	-	mV
远端前标 ISI 比值	-	-4.5	-	2.5	%
差分终端阻抗失配	-	-	-	10	%
转换时间（20% 至 80%）	-	9.5	-	-	ps
直流共模电压	-	-350	-	2850	mV

光学特性：

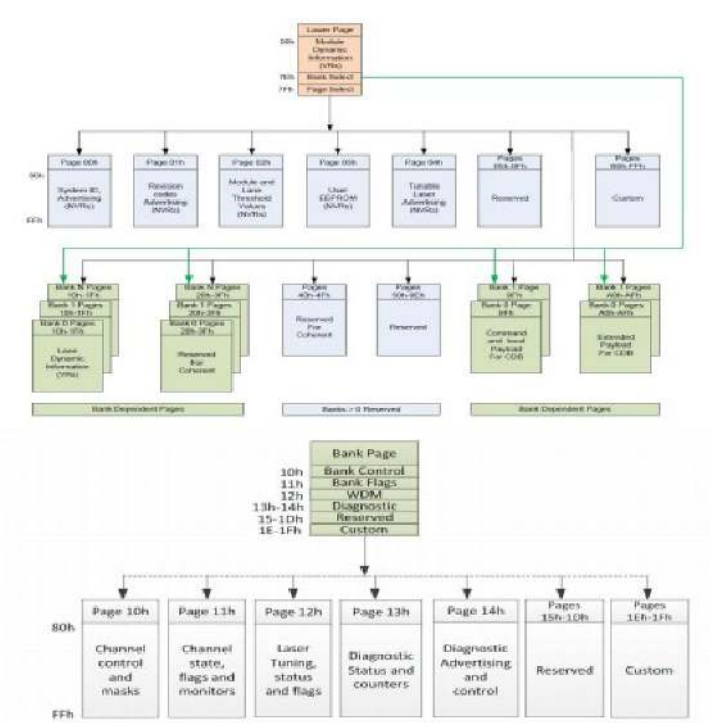
参数	符号	最小值	典型值	最大值	单位
通道数据速率	fDC	106.25			Gbit/s
每通道信号速率	fSG	53.125			GBd
每通道信号速率相对标称值的偏差	ΔfSG	-100	-	+100	ppm
边模抑制比	SMSR	30	-	-	dB
每通道平均接收光功率	-	-2.7	-	5.1	dBm
每通道 PAM4 发射机与色散眼图闭合度	TDECQ	-	-	3.9	dB

OFF 发射状态下每通道 平均输出光功率	Poff	-	-	17	ps
发射端转换时间	-	-	-	25	%
发射端过冲/下冲	-	-30	-	-	dBm
光回波损耗容限	-	-	-	15.6	dB
发射端反射	-	-	-	-26	dB

电气规格：

参数	最小值	典型值	最大值	单位
供电电压	3.135	3.3	3.465	V
供电电流	-	-	3.19	A
输入差分阻抗	90	100	110	Ω
差分数据输入摆幅	-	-	880	mVpp
差分数据输出摆幅	-	-	900	mVpp
误码率	-	-	2.4E-4	-
输入逻辑高电平	2	-	Vcc	V
输入逻辑低电平	0	-	0.8	V
输出逻辑高电平	Vcc-0.5	-	Vcc	V
输出逻辑低电平	0	-	0.4	V

管理接口：



应用通告:

地址 (十进制)	应用	值 (十六进制)	说明
	AppSe名称 代码		
85	NA 模块类型编码	1	光接口: MMF

86	0001b	HostInterfaceID (主机接口 ID)	4B	HostInterfaceIDApp1:400GAUI-8 C2M (主机接口 ID)
87		MediaInterfaceID (介质接口 ID)	D	MediaInterfaceIDApp1:400GBASE-SR8 (介质接口 ID)
88		HostLaneCount&MediaLaneCount (主机通道数与介质通道数)	1d	HostLaneCountApp1: TX & RX 8 通道
89		HostLaneAssignmentOptions (主机通道分配选项)	5fs	允许的首个主机通道号: 通道 1
01h:1		MediaLaneAssignmentOptions (介质通道分配选项)	5fs	允许的首个介质通道号: 通道 1
90	0010b	HostInterfaceID (主机接口 ID)	11	HostInterfaceIDApp2:200GAUI-4 C2M (主机接口 ID)
91		MediaInterfaceID (介质接口 ID)	10	MediaInterfaceIDApp2:200GBASE-SR4 (介质接口 ID)
92		HostLaneCount&MediaLaneCount (主机通道数与介质通道数)	8C	HostLaneCountApp2: TX & RX 4 通道
93		HostLaneAssignmentOptions (主机通道分配选项)	5ns	允许的首个主机通道号: 通道 1、5
01h:1		MediaLaneAssignmentOptions (介质通道分配选项)	5ns	允许的首个介质通道号: 通道 1、5
94	0011b	HostInterfaceID (主机接口 ID)	E	HostInterfaceIDApp3:100GAUI-2 C2M (主机接口 ID)
95		MediaInterfaceID (介质接口 ID)	0	MediaInterfaceIDApp3:100GBASE-SR2 (介质接口 ID)
96		HostLaneCount&MediaLaneCount (主机通道数与介质通道数)	8C	HostLaneCountApp3: TX & RX 2 通道

97		HostLaneAssignmentOptions (主机通道分配选项)	1ns	允许的首个主机通道号：通道 1、3、5、7
01h:1		MediaLaneAssignmentOptions (介质通道分配选项)	1ns	允许的首个介质通道号：通道 1、3、5、7
98	0100b	HostInterfaceID (主机接口 ID)	51	HostInterfaceIDApp4: 50GAUI-1 C2M (主机接口 ID)
99		MediaInterfaceID (介质接口 ID)	12	MediaInterfaceIDApp4: 50GBASE-SR (介质接口 ID)
100		HostLaneCount&MediaLaneCount (主机通道数与介质通道数)	88	HostLaneCountApp4: TX & RX 1 通道
101		HostLaneAssignmentOptions (主机通道分配选项)	1ns	允许的首个主机通道号：通道 1、2、3、4、5、6、7、8
01h:1		MediaLaneAssignmentOptions (介质通道分配选项)	1ns	允许的首个介质通道号：通道 1、2、3、4、5、6、7、8
102	0101b	HostInterfaceID (主机接口 ID)	4F	HostInterfaceIDApp5: 200GAUI-8 C2M (主机接口 ID)
103		MediaInterfaceID (介质接口 ID)	11	MediaInterfaceIDApp5:MSA Undefined(200G-SR8) (介质接口 ID)
104		HostLaneCount&MediaLaneCount (主机通道数与介质通道数)	44	HostLaneCountApp5: TX & RX 8 通道
105		HostLaneAssignmentOptions (主机通道分配选项)	1ns	允许的首个主机通道号：通道 1

01h:1	MediaLaneAssignmentOptions 允许的首个介质通道号：通道 1 (介质通道分配选项)		
-------	--	--	--

应用选择与实例化：

主机可通过设置暂存集 0 (Staged Set 0) 中的 AppSel 值来选择应用。上电或复位时，AppSel=1 是 写入活动控制集 (Active Control Set) 的默认应用。

注意：模块各通道相互独立，可分别配置（即最多可配置 8 个 50GBASE-SR 实例），但不支持 不同通道同时使用不同应用。

QDMD-85SRC 支持两种应用选择与实例化方法。第一种方法按 CMIS 实现，第二种方法为 自定义方式，更加简单。

方法一：

应用切换配置流程如下：读取应用描述符 寄存器并选择所需的 Appsel。将应用配置 写入 阶段控制集 0 中的 DPConfigLane<i>，然后向 ApplyDPInitLane<i> 写入 1 以触发应用实例化。

当前活动集可从 page11h 读取。

例如，选择 AppDescriptor3：

步骤 1：在 Page10h 的 Byte145~Byte152 (8 字节) 中写入 0x30——设置 AppselCode3

步骤 2：在 Page10h 的 Byte143 中写入 0x00——清除触发寄存器。步骤 3：在 Page10h 的 Byte143 中写入 0xFF——设置触发寄存器以 执行应用实例化。

方法二：

设置 Page10h Byte240 的值。该寄存器为私有定义。

代码值	位模式	主机电接口	介质接口
0	00000000b	400GAUI-8 C2M	400GBASE-SR8

1	00000001b	200GAUI-8 C2M	200GBASE-SR8
2	00000010b	100GAUI-2 C2M	100GBASE-SR2
3	00000011b	50GAUI-1 C2M	50GBASE-SR
4	00000100b	200GAUI-4 C2M	200GBASE-SR4

TX 与 RX 静噪：

默认启用 TX 与 RX 自动静噪，但不支持关闭 TX 与 RX 自动静噪，也不支持 强制静噪功能。

TX 输入均衡：

默认启用 TX 自适应均衡，但不支持关闭 TX 自适应均衡，也不支持 固定均衡调节功能。

RX 输出均衡：

Code Value	Bit pattern	Post-Cursor Equalization	Pre-Cursor Equalization
0	0000b	0dB (No Equalization)	0dB (No Equalization)
1	0001b	1 dB	0.5 dB
2	0010b	2 dB	1.0 dB
3	0011b	3 dB	1.5 dB
4	0100b	4 dB	2.0 dB
5	0101b	5 dB	2.5 dB
6	0110b	6 dB	3.0 dB
7	0111b	7 dB	3.5 dB
8-10	1000b-1010b	Reserved	Reserved
11-15	1011b-1111b	Custom	Custom

RX 输出幅度：

RX 输出幅度遵循 CMIS 表 6-8，当 RX 输出均衡设置为 0dB 时，RX 输出幅度为 眼图高低电平的差分峰峰值。输出幅度默认值为 2， 典型差分值 600mVp-p。

Code Value	Bit pattern	Output Amplitude
0	0000b	100-400 mV (P-P)
1	0001b	300-600 mV (P-P)
2	0010b	400-800 mV (P-P)
3	0011b	600-1200 mV (P-P)
4-14	0100b-1110b	Reserved
15	1111b	Custom

环回能力：

支持介质侧输入环回与主机侧输入环回功能；环回控制方法参见 CMIS。

字节	位	字段名称	字段说明
13h:12	6	主机侧与介质侧同时环回	0b: 不支持
	5	每通道介质侧环回	1b: 支持
	4	每通道主机侧环回	1b: 支持
	3	主机侧输入环回	1b: 支持
	2	主机侧输出环回	1b: 支持
	1	介质侧输入环回	1b: 支持
	0	介质侧输出环回	1b: 支持

数字诊断监控精度：

以下特性均在推荐工作条件下定义。

参数	精度	单位
模块内部测量温度	+/-3	°C
模块内部测量供电电压	+/-3	%

实测 Tx 偏置电流	+/-10	%
实测 Tx 输出光功率	+/-3	dB
实测 Rx 接收平均光功率	+/-3	dB

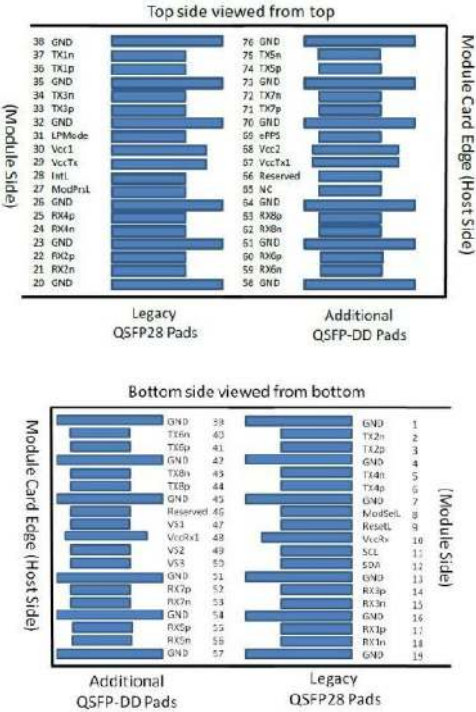
备注:

1. 测试点为模块的热点位置。

温度稳定时，DDM 上报稳定性应在 0.5 dB 以内。TX 关闭时，TX DDM 必须上报 -40 dBm。

引脚定义:

QSFP-DD 收发器焊盘布局、主机 PCB 的 QSFP-DD 引脚定义以及引脚说明 如一



引脚说明:

引脚	名称	逻辑	说明	上电时序	备注
1	接地	-	GND	1B	1
2	Tx2n	CML-I	发射端反相数据输入	3B	-
3	Tx2p	CML-I	发射端非反相数据输入	3B	-
4	接地	-	GND	1B	1
5	Tx4n	CML-I	发射端反相数据输入	3B	-
6	Tx4p	CML-I	发射端非反相数据输入	3B	-
7	接地	-	GND	1B	1
8	ModSelL	LVTTL-I	模块选择	3B	-
9	ResetL	LVTTL-I	模块复位	3B	-
10	VccRx	-	+3.3V 电源 (接收)	2B	2
11	SCL	LVC MOS - I/O	两线串行接口时钟	3B	-
12	SDA	LVC MOS - I/O	两线串行接口数据	3B	-
13	接地	-	GND	1B	1
14	Rx3p	CML-O	接收端非反相数据输出	3B	-
15	Rx3n	CML-O	接收端反相数据输出	3B	-
16	接地	-	GND	1B	1
17	Rx1p	CML-O	接收端非反相数据输出	3B	-

18	Rx1n	CML-O	接收端反相数据输出	3B	-
19	接地	-	GND	1B	1
20	接地	-	GND	1B	1
21	Rx2n	CML-O	接收端反相数据输出	3B	-
22	Rx2p	CML-O	接收端非反相数据输出	3B	-
23	接地	-	GND	1B	1
24	Rx4n	CML-O	接收端反相数据输出	3B	-
25	Rx4p	CML-O	接收端非反相数据输出	3B	-
26	接地	-	GND	1B	1
27	ModPrsL	LVTTL-O	模块在位	3B	-

28	IntL	LVTTL-O中断		3B	-
29	VccTx	-	+3.3V 电源（发射）	2B	2
30	Vcc1	-	+3.3V 电源	2B	2
31	LPMODE	LVTTL-I	低功耗模式	3B	-
32	接地	-	GND	1B	1
33	Tx3p	CML-I	发射端非反相数据输入	3B	-
34	Tx3n	CML-I	发射端反相数据输入	3B	-
35	接地	-	GND	1B	1
36	Tx1p	CML-I	发射端非反相数据输入	3B	-
37	Tx1n	CML-I	发射端反相数据输入	3B	-
38	接地	-	GND	1B	1

39	接地	-	GND	1A	1
40	Tx6n	CML-I	发射端反相数据输入	3A	-
41	Tx6p	CML-I	发射端非反相数据输出	3A	-
42	接地	-	GND	1A	1
43	Tx8n	CML-I	发射端反相数据输入	3A	-
44	Tx8p	CML-I	发射端非反相数据输出	3A	-
45	接地	-	GND	1A	1
46	保留	-	留作未来使用	3A	3
47	VS1	-	模块厂商专用 1	3A	3
48	VccRx1	-	3.3V 电源	2A	2
49	VS2	-	模块厂商专用 2	3A	3
50	VS3	-	模块厂商专用 3	3A	3
51	接地	-	GND	1A	1
52	Rx7p	CML-O	接收端非反相数据输出	3A	-
53	Rx7n	CML-O	接收端反相数据输出	3A	-
54	接地	-	GND	1A	1
55	Rx5p	CML-O	接收端非反相数据输出	3A	-
56	Rx5n	CML-O	接收端反相数据输出	3A	-
57	接地	-	GND	1A	1
58	接地	-	GND	1A	1

59	Rx6n	CML-O	接收端反相数据输出	3A	-
60	Rx6p	CML-O	接收端非反相数据输出	3A	-
61	接地	-	GND	1A	1
62	Rx8n	CML-O	接收端反相数据输出	3A	-
63	Rx8p	CML-O	接收端非反相数据输出	3A	-
64	接地	-	GND	1A	1
65	NC	-	不连接	3A	3
66	保留	-	留作未来使用	3A	3
67	VccTx1	-	3.3V 电源	2A	2
68	Vcc2	-	3.3V 电源	2A	2
69	ePPS	LVTTL-I	精确时间协议 (PTP) 参考时钟输入	3A	3
70	接地	-	GND	1A	1
71	Tx7p	CML-I	发射端非反相数据输出	3A	-
72	Tx7n	CML-I	发射端反相数据输出	3A	-
73	接地	-	GND	1A	1
74	Tx5p	CML-I	发射端非反相数据输出	3A	-
75	Tx5n	CML-I	发射端反相数据输出	3A	-
76	接地	-	GND	1A	1

备注:

1. QSFP-DD 的所有信号与供电（电源）均使用公共地（GND）。模块内部所有信号与电源共地，除另有说明外，模块所有电压均以该电位为参考。请将这些引脚直接连接到主机板的信号公共地平面。

2. VccRx、VccRx1、Vcc1、Vcc2、VccTx 与 VccTx1 应同时供电。主机卡边连接器主机侧的相关要求见表 6。VccRx、VccRx1、Vcc1、Vcc2、VccTx 与 VccTx1 可在模块内部以任意组合互连。连接器各 Vcc 引脚的 额定最大电流均为 1000 mA。

3. 所有厂商专用、保留及不连接引脚均可在主机侧以 50 欧姆 接地端接。模块内部的焊盘 65（不连接）应保持悬空。厂商专用与保留焊盘对 GND 的阻抗应大于 10Kohms 且 小于 100pF。

插合顺序规定了主机连接器与模块的配合顺序，顺序为 1A、2A、3A、1B、2B、3B（焊盘位置见图 2）。触点序列 A 将先与其他 QSFP-DD 焊盘接通，然后再断开。序列 1A、1B 将

机械尺寸:

封装尺寸即模块的封装尺寸。400G LR4 收发器兼容可插拔封装

